

TechTalks

Michael Geissel im Gespräch mit
Louie De Luna, Director of
International Sales at ALDEC

17. NOVEMBER

eVision Systems
Josef Ostermeier



Über ALDECs Engagement im Aerospace Markt

In der Regel treffen wir uns jedes Jahr mit unseren Partnern und Kunden auf der Design Automation Conference (DAC). Wegen der aktuellen Coronapandemie reisen dieses Jahr weniger Kunden aus Europa nach USA. Da auch ein Teil unserer Partner nicht dort ausstellen wird, verschieben auch wir unseren Besuch aufs nächste Jahr. In einem der letzten Konferenzgespräche die Michael mit Louie De Luna - ALDECs International Sales Manager- hatte, ging es um ALDECs DO254 Lösung für Luftfahrerkunden.

Der wachsende Markt für elektrisch vertikal startende und landende Flugzeuge (eVTOL) ist sehr interessant. eVTOL würde fortschrittliche Luftmobilität zu niedrigen Kosten, leisem Betrieb und ohne Emissionen ermöglichen. In Europa wird prognostiziert, dass die städtische Luftmobilität bis zum Jahr 2025 Realität sein wird.“

Welche Rolle spielt Aldec als Anbieter von EDA-Werkzeugen auf dem Markt der kommerziellen Luftfahrt?

Der Großteil unseres Geschäfts kommt aus dem Bereich Militär/Luft- und Raumfahrt und die kommerzielle Luftfahrt ist ein wesentlicher Teil davon. Unsere Kunden die Avionik-Systeme entwickeln, nutzen ALDEC Verifizierungs-Tools und -Lösungen, um FPGAs zu entwerfen und zu verifizieren, die auf austauschbaren Komponenten oder Leiterplatten verbaut sind. Für den Großteil der elektronischen Hardware in der Luftfahrt sind FPGAs die Hardware-Technologie der Wahl (im Gegensatz zu ASICs), wenn es um die Implementierung von Funktionen geht, die hohe Leistung und Zuverlässigkeit erfordern. Unsere Kunden entwickeln FPGAs für verschiedene kritische Flugzeugsysteme wie Triebwerkssteuerung,

Fahrwerkssteuerung, Navigations- und Leitsystem, Flugdatensystem, Head-up-Display und Flugkontrolldaten-Computer.

Was war der ursprüngliche Auslöser für Aldec, Lösungen zur Unterstützung der DO-254-Konformität anzubieten?

Seitdem die FAA/EASA 2005 die DO-254/ED-80 als zulässige Design-Assurance-Richtlinie für FPGAs anerkannte, arbeiten wir eng mit unseren Kunden zusammen, um herauszufinden was sie brauchen und wie wir ihnen helfen können. Entwicklungsabteilungen brauchten neue Tool-Funktionen und Lösungen, die ihnen helfen, den strengen, in DO-254 definierten Verifikationsprozess einzuhalten. Es war eine logische Weiterentwicklung für unser Unternehmen, und wir haben uns der damit verbundenen Herausforderung gestellt.

Was bietet Aldec, um die Einhaltung der DO-254 zu gewährleisten?

Wir bieten eine End-to-End-Verifikationslösung für FPGAs, beginnend mit Planung, Anforderungserfassung, konzeptionellem Design, detailliertem Design, Validierung und Verifikation. Die Lösung umfasst Schulungen, DO-254-Vorlagen und Checklisten, grafische HDL-Eingabewerkzeuge, HDL-Simulation, Code Coverage, Linting auf der Grundlage von Best-Practice-HDL-Codierungsstandards, CDC-Analyse (Clock Domain Crossing), Rückverfolgbarkeit und physische Testsysteme im Zielbereich. Unsere Tools bieten den größten Nutzen für FPGAs mit Design Assurance Level (DAL) A- oder B-Klassifizierung aufgrund der erforderlichen Verifikationsaktivitäten, die für die Konformität erforderlich sind.

Was ist deiner Meinung nach einer der kritischen Punkte im Verifizierungsprozess im Zusammenhang mit der Einhaltung von DO-254?

Bei Designs mit DAL A- oder B-Klassifizierung ist der schwierigste Aspekt bei der FPGA-Verifikation die Wichtigkeit der anforderungsbasierten Tests auf der Zielplatine. Eine der größten Herausforderungen ist die Tatsache, dass es nicht möglich ist, spezifische Anforderungen durch physikalische Tests zu verifizieren, da das Testen des FPGA-Bausteins auf der Platinebene nur sehr wenige FPGA-Eingangssteuerungs- und Ausgangszugriffspunkte bietet. Dies erschwert die Injektion bestimmter Signale

für Normalbereichstests und Robustheitstests sowie die Verifizierung/Erfassung der Ergebnisse auf Platinebene..

Wie kann Aldec bei diesem Problem helfen?

Seit 2007 bieten wir eine vollständig kundenspezifische Hardware- und Softwarelösung an, mit der unsere Kunden 100 % der Anforderungen auf FPGA-Ebene im Zielgerät verifizieren können, indem sie die HDL-Testbench als Testvektoren verwenden. Die HDL-Testbench verifiziert in der Regel 100 % der Anforderungen auf FPGA-Ebene über Simulationen, und mit unserer Lösung können unsere Kunden dieselben Testfälle über physische Tests im Zielgerät wiederholen. Dies hilft ihnen, die in DO-254 definierten Verifikationsziele zu erreichen. Zu unseren Kunden, die diese Lösung erfolgreich eingesetzt und die Zertifizierung erhalten haben, gehören Thales und Elbit Display Systems.

Was ist für Aldec die spannendste Herausforderung zukünftig auf dem Aviation-Markt?

Der wachsende Markt für elektrisch vertikal startende und landende Flugzeuge (eVTOL) ist sehr interessant. eVTOL würde fortschrittliche Luftmobilität zu niedrigen Kosten, leisem Betrieb und ohne Emissionen ermöglichen. In Europa wird prognostiziert, dass die städtische Luftmobilität bis zum Jahr 2025 Realität sein wird.

Die EASA hatte bereits in 2020 angekündigt, dass sie die Einhaltung der Vorschriften für eVTOLs vorschlägt. Derzeit befinden sich über 200 eVTOL-Flugzeugtypen in der Entwicklung, darunter auch solche von deutschen Unternehmen wie Lilium und Volocopter. Der Einsatz von FPGAs und SoC-FPGAs in eVTOL-Flugzeugsystemen nimmt aufgrund ihrer inhärenten Reprogrammierbarkeit, ihrer Leistungsfähigkeit und ihrer hohen Zuverlässigkeit ebenfalls zu. Die Sicherheit hat bei der Entwicklung von FPGAs höchste Priorität, und für FPGAs mit DAL A- oder B-Klassifizierung werden fortschrittliche Verifikationswerkzeuge benötigt, um sicherzustellen, dass das FPGA unter normalen und abnormalen Betriebsbedingungen wie vorgesehen funktioniert. Dies ist für Aldec äußerst spannend, da wir seit vielen Jahren DO-254-Tools und -Lösungen anbieten und über große Erfahrung bei der Verifizierung von Hochgeschwindigkeitsschnittstellen verfügen, die in den heutigen SoC-FPGAs häufig verwendet werden. Hochgeschwindigkeitsschnittstellen erzeugen nicht-deterministische Ergebnisse, und die Verifizierung ist eine große Herausforderung, insbesondere im Zusammenhang mit DO-254 und sicherheitskritischen Systemen.

Vielen Dank Louie, dass du dir die Zeit für unser Gespräch genommen hast. Ich freue mich schon darauf dich spätestens auf der DAC 2022 wieder zu sehen.



Louie De Luna



Michael Geissel